

ЭЛЕКТРОНИКА, ИЗМЕРИТЕЛЬНАЯ ТЕХНИКА И РАДИОТЕХНИКА

УДК 681.586.37

DOI 10.21685/2072-3059-2017-4-6

В. Н. Ашанин, А. А. Коротков

КОМПЬЮТЕРНОЕ ИССЛЕДОВАНИЕ СИГМА-Т АЦП С АНАЛОГО-ЦИФРОВОЙ КОМПЕНСАЦИЕЙ ПОГРЕШНОСТИ ОТ КРАЕВЫХ ЭФФЕКТОВ

Аннотация.

Актуальность и цели. Наибольшей линейностью функции преобразования сегодня обладают преобразователи информации сигма- Δ архитектуры. Однако отсутствие возможности точной привязки результата измерения к времени измерения из-за выполнения необходимой операции цифровой фильтрации одноканальной последовательности на выходе сигма- Δ модулятора серьезно ограничивает их использование в измерительных задачах. Целью данной работы является реализация алгоритма преобразования информации в аналого-цифровом преобразователе (АЦП) сигма-архитектуры, в котором с целью исключения цифровой фильтрации выходного сигнала модулятора промежуточный широтно-импульсный модулированный сигнал суммируется в примыкающих циклах преобразования за время, многократно превышающее период частного цикла импульсной модуляции. Такие преобразователи информации получили название сигма-Т АЦП. Исследования проводятся на уровне компьютерной модели, в которой используется комбинированный (аналогово-цифровой) способ компенсации погрешности от краевых эффектов. Это дает возможность без накопления погрешности суммировать результаты промежуточных частных циклов преобразования, что позволяет исключить процедуру цифровой фильтрации.

Материалы и методы. Рассмотрен комбинированный способ компенсации погрешности от краевых эффектов в интегрирующих сигма-Т АЦП. Создана компьютерная модель в среде Simulink. Определено среднеквадратичное отклонение от линейной функции преобразования с компенсацией и без компенсации погрешности от краевых эффектов.

Результаты. Показана возможность реализации сигма-Т АЦП, обладающего высокой точностью преобразования, для решения задач информационно-измерительной техники. Приведены результаты расчета значений среднеквадратичного отклонения от линейной функции преобразования для интегрирующих АЦП с компенсацией и без компенсации погрешности.

Выводы. Разработанная модель интегрирующего сигма-Т АЦП показала возможность обеспечения высоких метрологических характеристик измерительного преобразователя без применения цифровой фильтрации выходного сигнала модулятора.

Ключевые слова: интегрирующий сигма-Т АЦП, компенсация погрешности, компьютерная модель, краевой эффект, линейность функции преобразования, сигма- Δ модуляция, среднеквадратичное отклонение.

A COMPUTER RESEARCH OF SIGMA-T ADC WITH ANALOG-TO-DIGITAL COMPENSATION OF ERRORS CAUSED BY EDGE EFFECTS

Abstract.

Background. At the present time, converters with sigma- Δ architecture have the greatest linearity of the information conversion function. However, the impossibility of precise binding of measurement results with measurement time due to realization of the necessary operation of digital filtration of a one-bit sequence in the sigma- Δ modulator's output greatly limits the application of such converters for measuring tasks. The purpose of this work is to realize an information conversion algorithm in ADC of sigma-architecture, in which, for the purpose of exception of digital filtration of the modulator's output signal, the intermediate pulse-width modulated signal is summarized in the adjoining conversion cycles in the time multiply exceeding the period of a private cycle of pulse modulation. Such information converters are called sigma-T ADC. The research is conducted at the level of a computer model using a combined (analog and digital) approach to compensation of errors caused by edge effects. It gives a chance to summarize results of intermediate private cycles of conversion without error accumulation, thus allowing to exclude digital filtration.

Materials and methods. The article considers a combined method of compensation of errors caused by edge effects in integrating sigma-T ADCs. The computer model was created in Simulink environment. The authors have defined mean-square deviation from the linear conversion function with and without compensation of errors caused by edge effects.

Results. The work displays the possibility of realization of sigma-T ADC having high precision of conversion to solve problems of informational and measuring technique. The results of calculation of values of mean-square deviation from the linear function of conversion in integrating ADCs with and without compensation of errors are given.

Conclusions. The developed model of integrating sigma-T ADCs proves a possibility of providing high metrological characteristics of the measuring converter without application of digital filtration of the modulator's output signal.

Key words: integrating sigma-T ADC, error compensation, computer model, edge effect, linearity of conversion function, sigma- Δ modulation, mean-square deviation.

Введение

При реализации многоуровневых прецизионных аналого-цифровых преобразователей (АЦП) в настоящее время применяются методы промежуточного компенсационного интегрирующего преобразования напряжения в сигнал одного из видов импульсной модуляции – широтно-импульсный, частотно-импульсный, фазо-импульсный, кодо-импульсный, импульсно-разностной сигнал [1, 2]. Последний вид промежуточной модуляции получил за рубежом широкое распространение под названием сигма-дельта модуляции из-за преимуществ технологии и методов цифровой обработки сигнала [3–5]. Для получения результата преобразования преобразователей информации с сигма-архитектурой промежуточный промодулированный импульсный сигнал суммируют в течение примыкающих циклов преобразования, длительность которых многократно превышает период частного цикла импульсной

модуляции [2–4]. При увеличении времени преобразования (суммирования результатов промежуточного преобразования) могут быть достигнуты потенциально более высокие разрешающая способность и линейность функции преобразования. Однако наличие погрешности от краевых эффектов накладывает серьезные ограничения на предельно достижимую точность преобразования [6–8]. Кроме того, при реализации алгоритмов преобразования информации в АЦП с сигма-дельта архитектурой возникает проблема привязки результата измерения к времени преобразования, что резко ограничивает их применение при решении измерительных задач [8, 9].

Реализация комбинированного способа компенсации погрешности от краевых эффектов

Для снижения методической составляющей погрешности преобразования из-за краевых эффектов в интегрирующих АЦП предложены способы [10–12], которые теоретически полностью ее исключают, обеспечивая улучшение метрологических характеристик.

Реализация предложенного способа [12] предполагает суммирование результатов частных циклов преобразования в течение примыкающих полных циклов. С целью коррекции погрешности от краевых эффектов цифровой эквивалент выходной величины интегратора в момент времени, соответствующий границе между двумя полными циклами преобразования, вычитается из результата преобразования, полученного в предыдущем цикле, и прибавляется к результату, полученному в текущем цикле.

Реализация данного способа поясняется с помощью функциональной схемы сигма-Т АЦП и временных диаграмм его работы, представленных на рис. 1, где ФВФ₀ – формирователь весовой функции (ВФ) для опорного напряжения $g_0(t)$; Π_0 – перемножитель опорного напряжения U_0 на ВФ $g_0(t)$; Π_x – перемножитель преобразуемого напряжения u_x на ВФ $g_x(t)$, ФВФ_x – формирователь ВФ для преобразуемого напряжения $g_x(t)$; ФВФ_к – формирователь ВФ для корректирующего напряжения; Кл – ключ; И – основной аналоговый интегратор; ФПУ – формирователь порогового уровня; УУ – устройство управления; УС – устройство сравнения; ГОЧ – генератор опорной (тактовой) частоты; ЦИ – цифровой интегратор (счетчик импульсов); И_д – дополнительные интегратор; УС_д – устройство сравнения.

На рис.1,б,в показан фрагмент временной диаграммы изменения выходных напряжений основного и дополнительного интеграторов в конце каждого полного цикла преобразования, где вертикальной прямой обозначена граница (момент времени t_k) между двумя соседними полными циклами преобразования; $I(t)$ – напряжение на выходе основного интегратора И; $u_n(t)$ – напряжение на выходе ФПУ, задающее пороговый уровень для устройства сравнения УС.

Уравнение преобразования интегрирующего сигма-Т АЦП представляется в виде

$$\frac{1}{T_x} \int_{t_n}^{t_k} g_x(t) u_x(t) dt + \frac{1}{T_0} \int_{t_n}^{t_k} g_0(t) U_0 dt = I(t_k) - I(t_n),$$

$$\frac{1}{RC} \int_{t-T_c}^t g_x u_x dt - \frac{1}{RC} \int_{t-T_c}^t g_o(t) U_o dt = \Delta I, \quad (1)$$

где RC – постоянная времени основного интегратора И, которая определяет масштаб интегрирования напряжений $g_x u_x$ и $g_o U_o$; u_x и U_o – преобразуемое и опорное напряжения соответственно; T_c – длительность полного цикла преобразования; g_x – ВФ преобразуемого напряжения (в простейшем случае при реализации прямоугольной весовой функции $g_x=1$); g_o – ВФ опорного напряжения; $\Delta I = I(t_k) - I(t_n)$ – разность значений сигналов на выходе основного интегратора в конце и начале полного цикла преобразования. ВФ с точностью до амплитуды совпадает с сигналом $u_n(t)$, а по модулю равна 1.

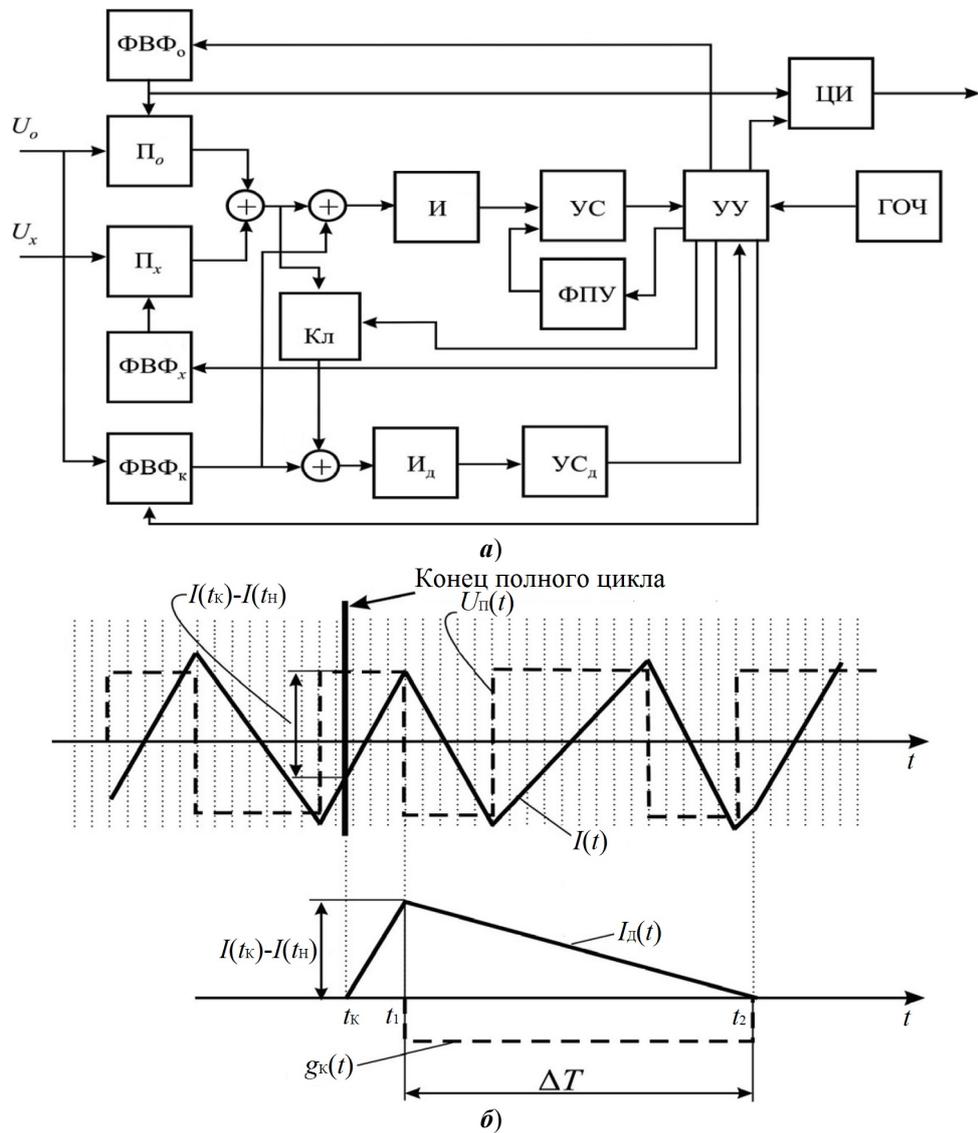


Рис. 1. Функциональная схема АЦП с компенсацией погрешности от краевых эффектов (а) и соответствующие временные диаграммы (б, в)

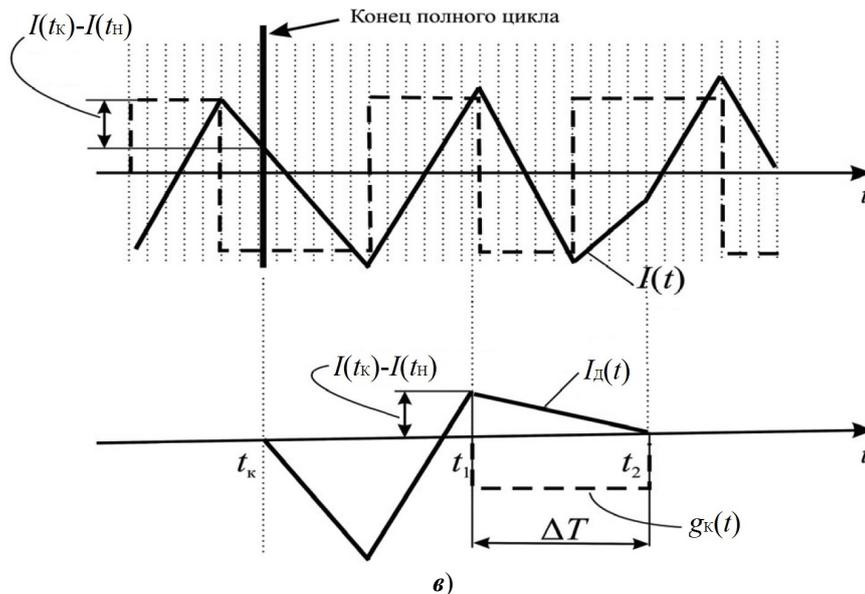


Рис. 1. Окончание

Обозначим через U_x среднее значение входного напряжения за полный цикл преобразования. Тогда с учетом уравнения (1) результат преобразования АЦП описывается выражением

$$\int_{t-T_c}^t g_o(t) dt = \frac{U_x T_c}{U_o} + \frac{RC}{U_o} \Delta I. \quad (2)$$

Предположим, что в начале полного цикла напряжение на выходе основного интегратора равно U_n (U_n – амплитуда порогового сигнала $u_n(t)$). Тогда, как следует из временной диаграммы на рис. 1, б, значение $\Delta I = I(t_k) - I(t_n)$ равно разности $U_n - I(t_k)$. Из выражения (2) следует, что при $\Delta I \neq 0$ результат преобразования АЦП содержит аддитивную составляющую погрешности, называемую погрешностью от краевых эффектов [7, 8]. Для ее компенсации необходимо из результата преобразования (2) вычесть значение поправки $\frac{RC}{U_o} \Delta I$. Это осуществляется следующим образом. На интервале времени от

конца полного цикла преобразования t_k до момента t_1 достижения выходного напряжения основного интегратора положительного порогового уровня, на дополнительный интегратор I_d подается тот же сигнал, что и на вход основного интегратора. После этого на вход дополнительного интегратора подается напряжение $g_k U_o$, где g_k – корректирующая ВФ (постоянный коэффициент).

Определим уравнение преобразования дополнительного канала преобразования, включающего блоки ФВФ, I_d и УС_д:

$$\frac{1}{R_k C_k} \int_{t_k}^{t_2} g_x u_x dt - \frac{1}{R_k C_k} \int_{t_k}^{t_2} g_o(t) U_o dt - \frac{1}{R_k C_k} \int_{t_k}^{t_2} g_k U_o = 0, \quad (3)$$

где $R_k C_k$ – постоянная времени дополнительного интегратора.

На интервале времени $\{t_1, t_2\}$ имеем $g_x = 0$ и $g_o(t) = 0$, поскольку ключ Кл открыт только на интервале $\{t_k, t_1\}$. В силу этого уравнение (3) принимает следующий вид:

$$\frac{1}{R_k C_k} \int_{t_k}^{t_1} g_x u_x dt - \frac{1}{R_k C_k} \int_{t_k}^{t_1} g_o(t) U_o dt - \frac{1}{R_k C_k} \int_{t_1}^{t_2} g_k U_o = 0. \quad (4)$$

При выполнении равенства $R_k C_k = RC$ первые два слагаемых определяют приращение выходного напряжения основного интегратора за интервал времени $\{t_k, t_1\}$, т.е. значение $\Delta I = I(t_k) - I(t_n)$. С учетом этого разрешим уравнение (4) относительно значения искомого информативного интервала времени $\Delta T = t_2 - t_1$:

$$\Delta T = \frac{R_k C_k}{g_k U_o} \Delta I. \quad (5)$$

В правой части уравнения (5) содержится величина ΔI . Это дает возможность использовать значение информативного интервала ΔT как поправку, которая вносится в результат преобразования (2) с целью компенсации погрешности от краевых эффектов. После ввода поправки результат преобразования (2) принимает вид

$$\int_{t-T_c}^t g_o(t) dt = \frac{U_x T_c}{U_o} + \frac{RC}{U_o} \Delta I + \frac{R_k C_k \Delta I}{g_k U_o}. \quad (6)$$

Из уравнения (6) следует, что для компенсации погрешности от краевых эффектов необходимо выполнить условие

$$g_k = -\frac{R_k C_k}{RC}. \quad (7)$$

Из (7), в частности, следует, что ВФ g_k должна иметь отрицательное значение, что вполне соответствует логике алгоритма ввода поправки.

Предположим, что конец цикла, следующего за рассматриваемым циклом, приходится на момент, когда выходное напряжение основного интегратора достигает значения $+U_n$. Как нетрудно видеть, в этом случае в уравнении преобразования (1) значение ΔI равно разности $I(t_k) - I(t_n)$ в предшествующем цикле. Следовательно, для исключения погрешности, порождаемой неравенством выходного напряжения основного интегратора, значению $+U_n$ в начале полного цикла можно вводить поправку в соответствии с выражением (6), где значение ΔI равно разности $I(t_k) - I(t_n)$ в предшествующем цикле. Один из вариантов введения такой поправки заключается в том, что в течение интервала ΔT через второй сумматор на вход основного интегратора подается напряжение $g_k U_o$. Тогда уравнение преобразования можно записать в виде

$$\frac{1}{RC} \int_{t-T_c}^t g_x u_x dt - \frac{1}{RC} \int_{t-T_c}^t g_o(t) U_o dt + \frac{g_k U_o \Delta T}{RC} = \Delta I. \quad (8)$$

Из выражения (5) следует:

$$g_k U_o \Delta T = R_k C_k \Delta I. \quad (9)$$

Подставим в выражение (8) значение $g_k U_o \Delta T$ в соответствии с выражением (9), получим:

$$\frac{1}{RC} \int_{t-T_c}^t g_x u_x dt - \frac{1}{RC} \int_{t-T_c}^t g_o(t) U_o dt + \frac{R_k C_k \Delta I}{RC} = \Delta I, \quad (10)$$

откуда следует, что для исключения погрешности от краевых эффектов необходимо выполнить условие

$$R_k C_k = RC. \quad (11)$$

Модель, реализующая рассматриваемый способ, представлена на рис. 2.

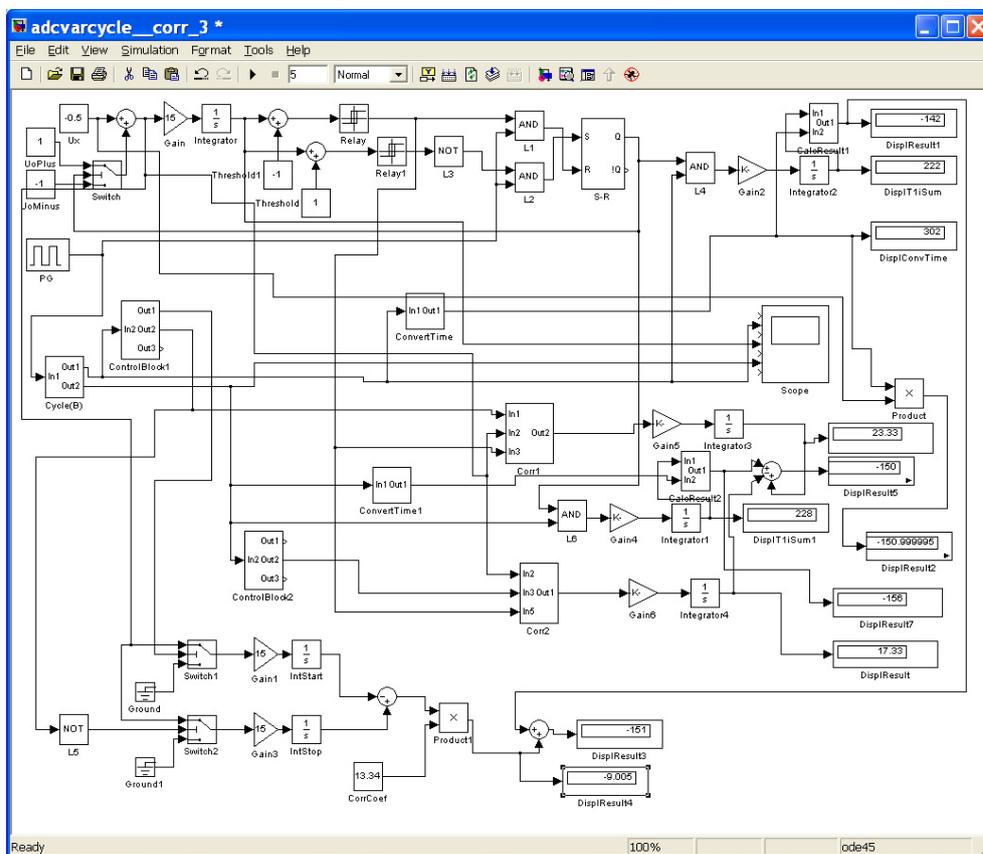


Рис. 2. Simulink-модель интегрирующего АЦП с компенсацией погрешности от краевых эффектов

Модель реализует два полных цикла преобразования с отдельным формированием двух результатов. Для формирования двух следующих друг за другом интервалов, определяющих длительность полного цикла, используется подсистема Cycle(B). Схема ее приведена на рис. 3.

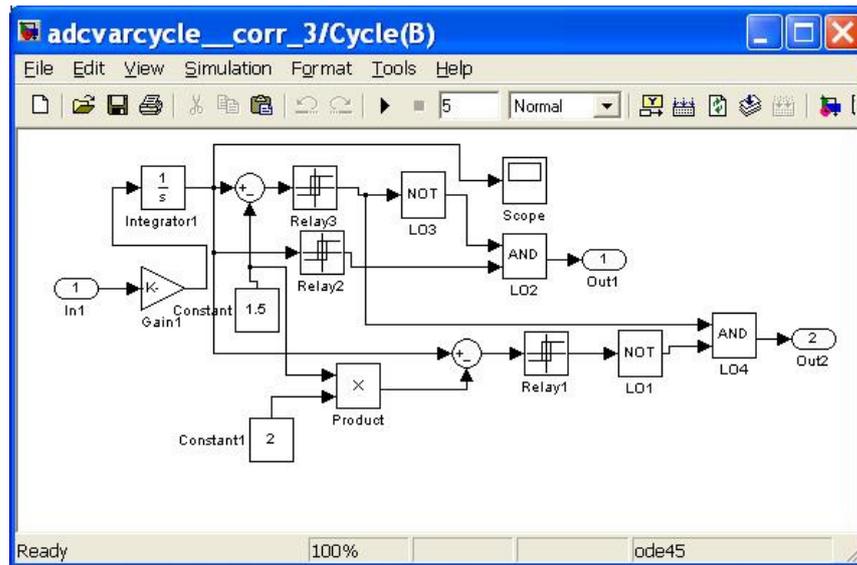


Рис. 3. Подсистема Cycle(B)

Интегратор Integrator1 имеет предварительную установку минусового начального значения выходной величины. Это дает возможность, изменяя данный параметр, управлять смещением полных циклов относительно начала модельного времени. Момент конца времени смещения соответствует срабатыванию релейного блока Relay2. Оно происходит в момент перехода выходной величины интегратора через нулевое значение.

На минусовой вход первого (слева) сумматора подается выходная величина блока постоянного воздействия Constant. В результате релейный блок Relay3 срабатывает, когда выходная величина интегратора сравнивается с выходной величиной блока Constant. Этот момент соответствует концу первого полного цикла преобразования. На минусовой вход второго сумматора подается выходная величина блока постоянного воздействия Constant, умноженная с помощью блока Product на 2. В результате релейный элемент Relay1 сработает в момент времени, соответствующий концу второго полного цикла преобразования. С помощью блоков Not и And формируются два импульса длительностью, равной полному циклу преобразования, причем задний фронт первого импульса совпадает с передним фронтом второго импульса (т.е. соответствующие интервалы времени являются примыкающими). Первый импульс формируется на выходе Out1 подсистемы Cycle(B), а второй – на выходе Out2.

Подсистема ControlBlock2 полностью аналогична подсистеме ControlBlock1. Обе они предназначены для формирования вспомогательного сигнала в виде положительного единичного перепада, фронт которого совпадает с концом соответствующего полного цикла преобразования (на временных диаграммах этот сигнал обозначен буквой D).

Подсистема ConvertTime1 имеет то же назначение, что и подсистема ConvertTime, – для получения длительности полного цикла преобразования в тех же единицах измерения, в которых производится оценка информативных интервалов времени.

Значение поправки получаем с помощью подсистемы Corr1 в полном соответствии с временными диаграммами на рис. 1,б,в. Схема подсистемы представлена на рис. 4.

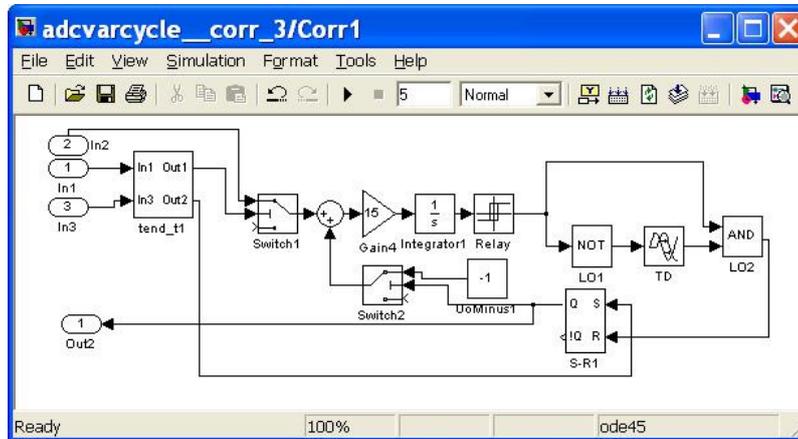


Рис. 4. Подсистема Corr1

С помощью подсистемы tend_t1, являющейся частью подсистемы Corr1, формируется интервал времени $t_k - t_1$ (см. рис. 1,б и в). Схема подсистемы tend_t1 приведена на рис. 5.

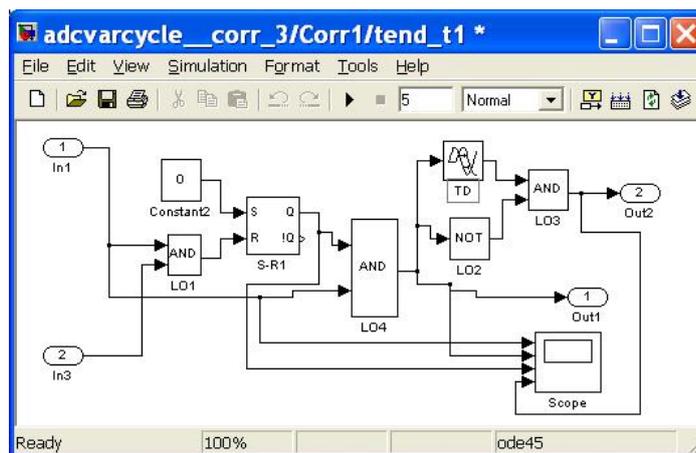


Рис. 5. Подсистема tend_t1

На входы In1 и In3 поступают соответственно сигнал D с выхода подсистемы ControlBlock1 и импульс срабатывания блока Relay (рис. 2), передний фронт которого соответствует моменту достижения выходной величиной интегратора Integrator значения $+U_n$ (в модели рис. 2 его значение задается блоком постоянного воздействия Treshold1). Эти сигналы подаются на схему И (LO1 на рис. 5). Выходной импульс схемы И своим передним фронтом устанавливает RS-триггер S-R1 (рис. 5) в нулевое состояние (его исходное состояние равно 0). Сигнал с выхода Q триггера S-R1 и сигнал D подаются на вход схемы И (LO4 на рис. 5), в результате чего на выходе ее формируется

импульс длительностью $t_1 - t_k$ (см. рис. 1, б, в). С помощью блока транспортной задержки TD , схемы HET ($LO2$ на рис. 5) и схемы И ($LO3$ на рис. 5) формируется короткий импульс, передний фронт которого совпадает с задним фронтом импульса длительностью $t_1 - t_k$. Все сказанное поясняется осциллограммой на рис. 6, которая получена с помощью осциллоскопа Scope на рис. 5.

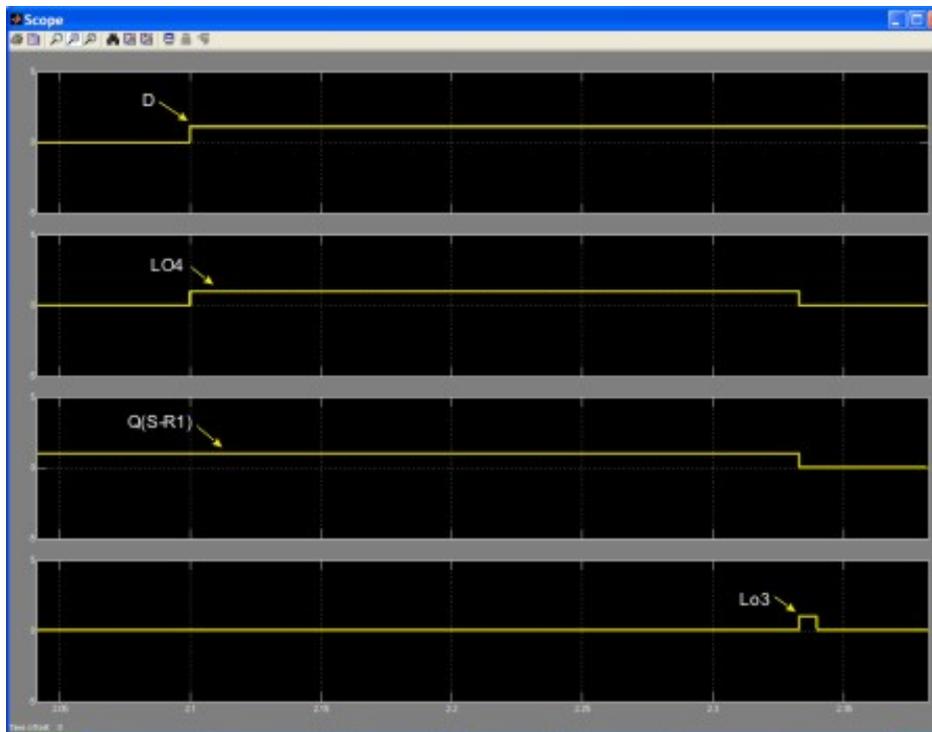


Рис. 6. Осциллограммы блока Scope

Остальная часть подсистемы $Corr1$ реализует преобразование в соответствии со вторыми строками временных диаграмм рис. 1, б, в, формируя в итоге информативный импульс длительностью ΔT . В течение интервала $t_1 - t_k$ (см. рис. 1, б, в) сигнал с выхода $Out1$ подсистемы $tend_t1$ подается на управляющий вход ключа $Switch1$, в результате на дополнительный интегратор $Integrator1$ через масштабирующий блок $Gain$ подается тот же сигнал, что и на вход основного интегратора $Integrator$ (рис. 2). По окончании интервала $t_1 - t_k$ коротким импульсом с выхода $Out2$ подсистемы $tend_t1$ триггер $S-R1$ (рис. 3) ставится в состояние $Q = 1$. Когда выходная величина этого интегратора пересекает нулевой уровень (момент t_2 на рис. 1, б, в), релейный блок $Relay$ переходит из состояния 0 в состояние 1. Важно отметить, что для того, чтобы вплоть до указанного момента релейный блок находился в состоянии 0, в дополнительный интегратор введено очень малое начальное смещение выходной величины (оно равно 0,0000001). С помощью схемы HET , блока транспортной задержки и схемы И ($LO1$, TD и $LO2$ на рис. 3) формируется короткий импульс, передний фронт которого совпадает с моментом срабатывания блока $Relay$. Этим импульсом триггер $S-R1$ возвращается в исходное нулевое состояние, завершая тем самым информативный интервал ΔT .

Схема подсистемы Corr2 полностью аналогична схеме подсистемы Corr1.

Итак, как указывалось выше, в модели формируются два интервала, определяющих два полных цикла преобразования. Результат, получаемый в первом полном цикле, индицируется с помощью дисплея DisplResult1 (рис. 2). За время первого полного цикла информативные интервалы с выхода триггера S-R через схему И (L4 на рис. 2) и далее через масштабирующий блок Gain2 поступают на интегратор Integrator2. В подсистеме CalcResult1 получаем эквивалент преобразуемого напряжения в виде величины, пропорциональной

$$\sum_i (T_{2i} - T_{1i}) = T_c - 2 \sum_i T_{1i}, \quad (12)$$

где суммирование производится на интервале T_c .

Результат на выходе подсистемы CalcResult1 содержит ошибку от краевых эффектов и индицируется блоком DisplResult1. Блок DisplT1iSum необходим при отладке модели и индицирует величину, пропорциональную сумме $\sum_i T_{1i}$.

Полностью аналогичный результат за время второго полного цикла получают с помощью блоков L6, Gain4, Integrator1 и CalcResult2 (рис. 2). Поправки в виде интервалов ΔT , формируемых блоками Corr1 и Corr2, приводятся к масштабу основного результата с помощью блоков Gain5, Integrator3 и Gain4, Integrator1 соответственно. Первая поправка суммируется с основным результатом со знаком «+», вторая – со знаком «-». Результат с учетом поправок индицируется блоком DisplResult5.

Заключение

В результате обработки данных эксперимента получены следующие значения среднеквадратического отклонения от линейной функции преобразования для АЦП без компенсации погрешности от краевых эффектов и с компенсацией соответственно (табл. 1).

Таблица 1

Значения среднеквадратичного отклонения

Количество частных циклов в полном цикле преобразования	Среднеквадратичная погрешность для АЦП без компенсации погрешности от краевых эффектов	Среднеквадратичная погрешность для АЦП с компенсацией погрешности от краевых эффектов
10	1,5398	0,0317
100	0,0980	0,0067
1000	0,0138	0,0003

Таким образом, рассмотренный структурно-алгоритмический метод компенсации погрешности от краевых эффектов существенно уменьшает значение среднеквадратичного значения шумов квантования и увеличивает линейность функции преобразования.

Библиографический список

1. **Ашанин, В. Н.** Виды интегрирующих аналого-цифровых преобразователей / В. Н. Ашанин, Б. В. Чувькин, Э. К. Шахов // Измерения. Контроль. Автоматизация: состояние, проблемы, перспективы. – 2009. – № 3. – С. 47–51.
2. **Ашанин, В. Н.** Теория интегрирующего аналого-цифрового преобразования (монография) / В. Н. Ашанин, Б. В. Чувькин, Э. К. Шахов. – Пенза : Инф.-изд. центр ПГУ, 2009. – 214 с.
3. **Кестер, У.** Аналого-цифровое преобразование/ У. Кестер. – М. : Техносфера, 2007. – 1017с.
4. **Schreier, R.** Understanding delta-sigma data converters / R. Schreier, G. C. Temes. – New Jersey: IEEE Press., 2005. – 446 p.
5. **Ashinin, V. N.** Development of Engineering Application for a Choice of Data Converters with Sigma Delta Architecture / V. N. Ashinin, B. V. Chuvykin, A. A. Korotkov, I. A. Sidorova // Selected, peer reviewed papers from the 2015 The 5th International Workshop on Computer Science and Engineering-Information Processing and Control Engineering (WCSE 2015-IPCE), April 15-17, 2015. – Moscow, Russia. – P. 251–254.
6. **Шахов, Э. К.** Интегрирующие развертывающие преобразователи / Э. К. Шахов, В. Д. Михотин. – М. : Энергоатомиздат, 1986. – 144 с.
7. **Ашанин, В. Н.** $\Sigma\Delta$ -аналого-цифровые преобразователи: основы теории и проектирование : монография / В. Н. Ашанин, Б. В. Чувькин, Э. К. Шахов. – Пенза : Инф.-изд. центр ПГУ, 2009. – 188 с.
8. **Ашанин, В. Н.** $\Sigma\Delta$ -АЦП: анализ погрешности от краевых эффектов / Б. В. Чувькин, Э. К. Шахов, В. Н. Ашанин // Известия высших учебных заведений. Поволжский регион. Технические науки. – 2007. – № 3. – С. 80–90.
9. **Ашанин, В. Н.** Особенности оценки погрешности измерения преобразователей информации с передискретизацией сигнала / В. Н. Ашанин, Б. В. Чувькин // Современные информационные технологии : сб. ст. Междунар. науч.-практ. конф. Вып. 10. – Пенза : ПГТА, 2009. – С. 10–11.
10. **Ашанин, В. Н.** Структурно-алгоритмические методы компенсации погрешности от краевых эффектов в интегрирующих АЦП / В. Н. Ашанин // Известия высших учебных заведений. Поволжский регион. Технические науки. – 2009. – № 4. – С. 82–93.
11. **Ашанин, В. Н.** Интегрирующий АЦП с компенсацией погрешности от краевых эффектов / В. Н. Ашанин // Инфокоммуникационные технологии. – 2009. – Т. 7, № 1. – С. 37–40.
12. Пат. 2291559 Российская Федерация. Способ интегрирующего аналого-цифрового преобразования напряжения / Шахов Э. К., Ашанин В. Н. – 2007. – Бюл № 1.

References

1. Ashinin V. N., Chuvykin B. V., Shakhov E. K. *Izmereniya. Kontrol'. Avtomatizatsiya: sostoyanie, problemy, perspektivy* [Measurement. Control. Automation: condition, problems, prospects]. 2009, no. 3, pp. 47–51.
2. Ashinin V. N., Chuvykin B. V., Shakhov E. K. *Teoriya integriruyushchego analogo-tsifrovogo preobrazovaniya: monografiya* [The theory of integrating analog-to-digital conversion: monograph]. Penza: Inf.-izd. tsentr PGU, 2009, 214 p.
3. Kester U. *Analogo-tsifrovoe preobrazovanie* [Analog-to-digital conversion]. Moscow: Tekhnosfera, 2007, 1017 p.
4. Schreier R., Temes G. C. *Understanding delta-sigma data converters*. New Jersey: IEEE Press., 2005, 446 p.
5. Ashinin V. N., Chuvykin B. V., Korotkov A. A., Sidorova I. A. *Selected, peer reviewed papers from the 2015 The 5th International Workshop on Computer Science and Engi-*

- neering-Information Processing and Control Engineering (WCSE 2015-IPCE), April 15-17, 2015. Moscow, Russia, pp. 251–254.
6. Shakhov E. K., Mikhotin V. D. *Integriruyushchie razvertyvayushchie preobrazovateli* [Integrating scanning converters]. Moscow: Energoatomizdat, 1986, 144 p.
 7. Ashanin V. N., Chuvykin B. V., Shakhov E. K. *SD-analogo-tsifrovye preobrazovateli: osnovy teorii i proektirovanie: monografiya* [SD-analog-to-digital converters: basic theory and design: monograph]. Penza: Inf.-izd. tsentr PGU, 2009, 188 p.
 8. Ashanin V. N., Chuvykin B. V., Shakhov E. K. *Izvestiya vysshikh uchebnykh zavedeniy. Povolzhskiy region. Tekhnicheskie nauki* [University proceedings. Volga region. Engineering sciences]. 2007, no. 3, pp. 80–90.
 9. Ashanin V. N., Chuvykin B. V. *Sovremennye informatsionnye tekhnologii: sb. st. Mezhdunar. nauch.-prakt. konf. Vyp. 10* [Modern information technologies: proceedings of an International scientific and practical conference, issue 10]. Penza: PGTA, 2009, pp. 10–11.
 10. Ashanin V. N. *Izvestiya vysshikh uchebnykh zavedeniy. Povolzhskiy region. Tekhnicheskie nauki* [University proceedings. Volga region. Engineering sciences]. 2009, no. 4, pp. 82–93.
 11. Ashanin V. N. *Infokommunikatsionnye tekhnologii* [Infocommunicational technologies]. 2009, vol. 7, no. 1, pp. 37–40.
 12. Pat. 2291559 Russian Federation. *Sposob integriruyushchego analogo-tsifrovogo preobrazovaniya napryazheniya* [A method of integrating digital-to-voltage conversion]. Shakhov E. K., Ashanin V. N. 2007, Bull № 1.

Ашанин Василий Николаевич

кандидат технических наук, профессор, заведующий кафедрой электротехники и транспортного электрооборудования, Пензенский государственный университет (Россия, г. Пенза, ул. Красная, 40)

E-mail: eltech@pnzgu.ru

Ashanin Vasily Nikolaevich

Candidate of engineering sciences, professor, head of sub-department of electrical engineering and transport electrical equipment, Penza State University (40 Krasnaya street, Penza, Russia)

Коротков Алексей Александрович

инженер-конструктор, Научно-исследовательский институт электронно-механических приборов (Россия, г. Пенза, ул. Каракозова, 44)

E-mail: lexifer@mail.ru

Korotkov Aleksey Aleksandrovich

Design engineer, Research Institute of Electronic and Mechanical Devices (44 Karakozova street, Penza, Russia)

УДК 681.586.37

Ашанин, В. Н.

Компьютерное исследование сигма-Т АЦП с аналого-цифровой компенсацией погрешности от краевых эффектов / В. Н. Ашанин, А. А. Коротков // Известия высших учебных заведений. Поволжский регион. Технические науки. – 2017. – № 4 (44). – С. 55–67. DOI 10.21685/2072-3059-2017-4-6